

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Japanese Patent Laid-Open Publication No. Heisei 9-8205

(TITLE OF THE INVENTION)

RESIN-ENCAPSULATED SEMICONDUCTOR DEVICE

5

(CLAIMS)

1. A resin-encapsulated semiconductor device using a lead frame which is shaped in accordance with a two-step etching process to a body wherein a thickness of inner leads is less than that of the lead frame blank, comprising:
- inner leads having the thickness less than that of the lead frame blank; and
- terminal columns integrally connected to the inner leads and having the same thickness with the lead frame blank, the terminal columns possessing a column-shaped configuration which is adapted to be electrically connected to an external circuit, the terminal columns being disposed outside of the inner leads in a manner such that they are coupled to the inner leads in a direction orthogonal to the thickness-wise direction thereof, the terminal columns having terminal portions arranged on top ends thereof, the terminal portions being made of solders, etc. and exposed to the outside beyond a resin encapsulate, each inner lead possessing a rectangular cross-section and having four

surfaces including a first surface, a second surface, a third surface and a fourth surface, the first surface being flushed with one surface of a remaining portion of the inner lead having the same thickness with the lead frame blank while being opposed to the second surface, and each of the third and fourth surfaces having a concave shape depressed toward the inside of the inner lead.

2. A resin-encapsulated semiconductor device using
10 a lead frame which is shaped in accordance with a two-step
etching process to a body wherein a thickness of inner
leads is less than that of the lead frame blank,
comprising:

15 inner leads having the thickness less than that of the
lead frame blank; and

20 terminal columns integrally connected to the inner
leads and having the same thickness with the lead frame
blank, the terminal columns possessing a column-shaped
configuration which is adapted to be electrically connected
to an external circuit, the terminal columns being disposed
outside of the inner leads in a manner such that they are
coupled to the inner leads in a direction orthogonal to the
thickness-wise direction thereof, portions of top ends of
the terminal columns being exposed to the outside beyond a
25 resin encapsulate, each inner lead possessing a rectangular

- cross-section and having four surfaces including a first surface, a second surface, a third surface and a fourth surface, the first surface being flushed with one surface of a remaining portion of the inner lead having the same thickness with the lead frame blank while being opposed to the second surface, and each of the third and fourth surfaces having a concave shape depressed toward the inside of the inner lead.
- 10 3. The resin-encapsulated semiconductor device as claimed in claims 1 or 2, wherein a semiconductor chip is received inward of the inner leads, and electrodes of the semiconductor chip are electrically connected to the inner leads through wires, respectively.
- 15 4. The resin-encapsulated semiconductor device as claimed in claim 3, wherein the lead frame has a die pad, and the semiconductor chip is mounted onto the die pad.
- 20 5. The resin-encapsulated semiconductor device as claimed in claim 3, wherein the lead frame does not have a die pad, and the semiconductor chip is fastened to the inner leads using a reinforcing fastener tape.
- .25 6. The resin-encapsulated semiconductor device as

claimed in claims 1 or 2, wherein the semiconductor chip is fastened by means of insulating adhesive to the second surfaces of the inner leads on one surface thereof on which the electrodes are located, and the electrodes of the semiconductor chip are electrically connected to the first surfaces of the inner leads through wires, respectively.

7. The resin-encapsulated semiconductor device as claimed in claims 1 or 2, wherein the semiconductor chip is fastened to the second surfaces of the inner leads by bumps thereby to be electrically connected to the inner leads.

[DETAILED DESCRIPTION OF THE INVENTION]

[FIELD OF THE INVENTION]

15 The present invention relates to a resin-encapsulated semiconductor device capable of meeting the requirement for an increase in the number of terminals and resolving problems which are caused in association with position shift and coplanarity of an outer lead.

20

[DESCRIPTION OF THE PRIOR ART]

FIG. 15(a) shows the configuration of a generally known resin-encapsulated semiconductor device (a plastic lead frame package). The shown resin-encapsulated 25 semiconductor device includes a die pad 1511 having a

semiconductor chip 1520 mounted thereon, outer leads 1513 to be electrically connected to the associated circuits, inner leads 1512 formed integrally with the outer leads 1513, bonding wires 1530 for electrically connecting the tips of the inner leads 1512 to the bonding pad 1521 of the semiconductor chip 1520, and a resin 1540 encapsulating the semiconductor chip 1520 to protect the semiconductor chip 1520 from external stresses and contaminants. This resin-encapsulated semiconductor device, after mounting the semiconductor chip 1520 on the bonding pad 1521, is manufactured by encapsulating the semiconductor chip 1520 with the resin. In this resin-encapsulated semiconductor device, the number of the inner leads 1512 is equal to that of the bonding pads 1521 of the semiconductor chip 1520.

5 And, FIG. 15(b) shows the configuration of a monolayer lead frame used as an assembly member of the resin-encapsulated semiconductor device shown in FIG. 15a. Such a lead frame includes the bonding pad 1521 for mounting the semiconductor chip, the inner leads 1512 to be electrically connected to the semiconductor chip, the outer lead 1513 which is integral with the inner leads 1512 and is to be electrically connected to the associated circuits. This also includes dam bars 1514 serving as a dam when encapsulating the semiconductor chip with the resin, and a frame 1515 serving to support the entire lead frame 1510.

10

15

20

25

Such a lead frame is formed from a highly conductive metal such as a cobalt, 42 alloy(a 42% Ni-Fe alloy), copper-based alloy by a pressing working process or an etching process. FIG. 15(b)(D) is a cross-sectional view taken along the 5 line F1-F2 of FIG. 15(b)(I).

Recently, there has been growing demand for the miniaturization and reduction in thickness of resin-encapsulated semiconductor device employing lead frames like the lead frame (plastic lead frame package) and the 10 increase of the number of terminals of resin-encapsulated semiconductor package as electronic apparatuses are miniaturized progressively and the degree of the integration of semiconductor device increase progressively. Thus, recent resin-encapsulated semiconductor package, 15 particularly quad plate package(QFPs) and thin quad flat packages (TQFPs) have each a greatly increased number of pins.

Lead frames having inner leads arranged at small pitches among lead frames for semiconductor packages are 20 fabricated by a photolithographic etching process, while lead frames having inner leads arranged at comparatively large pitches among lead frames for semiconductor packages are fabricated by press working. However, lead frames having a large number of fine inner leads to be used for 25 forming semiconductor packages having a large number of

Pins are fabricated by subjecting a blank of a thickness on the order of 0.25 mm to an etching process, not a press working.

The etching process for forming a lead frame having fine inner leads will be described hereinafter with reference to FIG. 14. First, a copper alloy or 42 alloy thin sheet of a thickness on the order of 0.25 mm (a lead frame blank 1410) is cleaned perfectly (FIG. 14(a)). Then, a photoresist, such as a water-soluble casein photoresist containing potassium dichromate as a sensitive agent, is spread in photoresist films 1420 over the major surfaces of the thin film as shown in FIG. 14(b).

Then, the photoresist films are exposed, through a mask of a predetermined pattern, to light emitted by a high-pressure mercury lamp, and the thin sheet is immersed in a developer for development to form a patterned photoresist film 1430 as shown in FIG. 14(c). Then, the thin sheet is subjected, when need be, to a hardening process, a washing process and such, and then an etchant containing ferric chloride as a principal component is sprayed against the thin sheet 1410 to etch through portions of the thin sheet 1410 not coated with the patterned photoresist films 1420 so that inner leads of predetermined sizes and shapes are formed as shown in FIG. 14(d).

Then, the patterned resist films are removed, the patterned thin sheet 1410 is washed to complete a lead frame having the inner leads of desired shapes as shown in FIG. 14(e). Predetermined areas of the lead frame thus formed by the etching process are silver-plated. After being washed and dried, an adhesive polyimide tape is stuck to the inner leads for fixation, predetermined tab bars are bent, when need be, and the die pad depressed. In the etching process, the etchant etches the thin sheet in both the direction of the thickness and directions perpendicular to the thickness, which limits the miniaturization of inner lead pitches of lead frames. Since the thin sheet is etched from both the major surfaces as shown in FIG. 14 during the etching process, it is said, when the lead frame has a line-and-space shape, that the smallest possible intervals between the lines are in the range of 50 to 100% of the thickness of the thin sheet. From the viewpoint of forming the outer lead having a sufficient strength, generally, the thickness of the thin sheet must be about 0.125 mm or above. Furthermore, the width of the inner leads must be in the range of 70 to 80 μ m for successful wire bonding. When the etching process as illustrated in FIG. 14 is employed in fabricating a lead frame, a thin sheet of a small thickness in the range of 0.125 to 0.15 mm is used and inner leads are formed by etching so that the

fine tips thereof are arranged at a pitch of about 0.1 mm.

However, recent miniature resin-encapsulated semiconductor package requires inner leads arranged pitches in the range of 0.13 to 0.15 mm, far smaller to 5 0.165 mm. When a lead frame is fabricated by processing thin sheet of a reduced thickness, the strength of outer leads of such a lead frame is not large enough to withstand external forces that may be applied thereto. 10 In the subsequent processes including an assembling process and a chip mounting process, Accordingly, there is a limit to the reduction of the thickness of the thin sheet to enable the fabrication of a minute lead frame having fine leads arranged at very small pitches by etching.

15 An etching method previously proposed to overcome such difficulties subjects a thin sheet to an etching process to form a lead frame after reducing the thickness of portions of the thin sheet corresponding to the inner leads of the lead frame by half-etching or pressing to form 20 the fine inner leads by etching without reducing the strength of the outer leads. However, problems arise in accuracy in the subsequent processes when the lead frame is formed by etching after reducing the thickness of the portions corresponding to the inner leads by pressing; for 25 example, the smoothness of the surface of the plated areas

is unsatisfactory, the inner leads cannot be formed in a flatness and a dimensional accuracy required to clamp the lead frame accurately for bonding and molding, and a platemaking process must be repeated twice making the lead fabricating process intricate. It is also necessary to repeat a platemaking process twice when the thickness of the portions of the thin sheet corresponding to the inner leads is reduced by half etching before subjecting the thin sheet to an etching process for forming the lead frame, which also makes the lead frame fabricating process intricate. Thus, this previously proposed etching method has not yet been applied to practical lead frame fabricating processes.

15 (SUBJECT MATTERS TO BE SOLVED BY THE INVENTION)

On the other hand, because a pitch among inner leads is made narrow as the number of terminals is increased, it is considered important to know whether a problem is caused or not in association with position shift or coplanarity of an outer lead when implementing a chip mounting process. Accordingly, the present invention has been made in an effort to solve the problems occurring in the related art, and an object of the present invention is to provide a resin-encapsulated semiconductor device capable of meeting the requirement for an increase in the number of terminals

and resolving problems which are caused in assoc;
position shift and coplanarity of an outer lead.

(MEANS FOR SOLVING THE SUBJECT MATTERS)

5 According to one aspect of the present invention there is provided a resin-encapsulated semiconductor device using a lead frame which is shaped in accordance with a two-step etching process to a body wherein a thickness of the inner leads is less than that of the lead frame blank; comprising: inner leads having the thickness less than that of the lead frame blank; and terminal columns 10 connected to the inner leads and having the same thickness as that of the lead frame blank, the terminal columns being of a column-shaped configuration which is adapted to be electrically connected to an external circuit, the 15 columns being disposed outside of the inner lead frame blank in a manner such that they are coupled to the inner leads in a direction orthogonal to the thickness-wise direction thereof, the terminal columns having terminal portions 20 arranged on top ends thereof, the terminal portions being made of solder, etc. and exposed to the outside by resin encapsulation, outer surfaces of the terminal columns also being exposed to the outside beyond the 25 encapsulation, each inner lead possessing a rectangular cross-section and having four surfaces including a

surface, a second surface, a third surface and a fourth surface, the first surface being flushed with one surface of a remaining portion of the inner lead having the same thickness with the lead frame blank while being opposed to the second surface, and each of the third and fourth surfaces having a concave shape depressed toward the inside of the inner lead.

According to another aspect of the present invention there is provided a resin-encapsulated semiconductor device using a lead frame which is shaped in accordance with a two-step etching process to a body wherein a thickness of inner leads is less than that of the lead frame blank comprising: inner leads having the thickness less than that of the lead frame blank; and terminal columns integral connected to the inner leads and having the same thickness with the lead frame blank, the terminal columns possessing a column-shaped configuration which is adapted to be electrically connected to an external circuit, the terminal columns being disposed outside of the inner leads in a manner such that they are coupled to the inner leads in a direction orthogonal to the thickness-wise direction thereof, portions of top ends of the terminal columns being exposed to the outside beyond a resin encapsulate, outer surfaces of the terminal columns also being exposed to the outside beyond the resin encapsulate, each inner lead

possessing a rectangular cross-section and having four surfaces including a first surface, a second surface, a third surface and a fourth surface, the first surface being flushed with one surface of a remaining portion of the inner lead having the same thickness with the lead frame blank while being opposed to the second surface, and each of the third and fourth surfaces having a concave shape depressed toward the inside of the inner lead.

According to another aspect of the present invention, a semiconductor chip is received inward of the inner leads, and electrodes (pads) of the semiconductor chip are electrically connected to the inner leads through wires, respectively. According to another aspect of the present invention, the lead frame has a die pad, and the semiconductor chip is mounted onto the die pad. According to another aspect of the present invention, the lead frame does not have a die pad, and the semiconductor chip is fastened to the inner leads using a reinforcing fastener tape. According to still another aspect of the present invention, the semiconductor chip is fastened by means of insulating adhesive to the second surfaces of the inner leads on one surface thereof on which the electrodes are located, and the electrodes of the semiconductor chip are electrically connected to the first surfaces of the inner leads through wires, respectively. According to yet still

another aspect of the present invention, the semiconductor chip is fastened to the second surfaces of the inner leads by bumps thereby to be electrically connected to the inner leads. In the above descriptions, in the case that the terminal columns have terminal portions which are arranged on top ends of the terminal columns, with the terminal portions made of solders, etc. and exposed to the outside beyond the resin encapsulate, while it is the norm that the terminal portions comprising the solders, etc. are exposed to the outside beyond the resin encapsulate, it is not necessarily required for the terminal portions to be projected beyond the resin encapsulate. Moreover, while it is possible to use the outside surfaces of the terminal columns while they are not encapsulated by the resin encapsulate and they are exposed to the outside, the outside surfaces of the terminal columns which are not encapsulated by the resin encapsulate, can be covered by a protective frame using adhesive, etc.

20 [WORKING FUNCTIONS]

The resin-encapsulated semiconductor device in accordance with the present invention can meet a demand for an increase in the number of terminals. At the same time, in the resin-encapsulated semiconductor device, because the forming process of the outer leads as in the case of using

a mono-layered lead frame shown in FIG. 13(b) is not required, it is possible to provide a semiconductor device in which no problems are caused in association with position shift and coplanarity of the outer leads. More particularly, the use of a multi-pinned lead frame shaped in a manner that inner leads have a thickness less than that of the lead frame blank by a two-step etching process, that is, the inner leads are arranged at a fine pitch, can meet a demand for an increase in the pin number of the semiconductor device. Furthermore, by using the lead frame which is fabricated by a two-step etching process as will be described later with reference to FIG. 1, the second surface of each inner lead has coplanarity, and is excellent in wire-bonding property. In addition, since the first surface of the inner lead is also a flat surface and the third and fourth surfaces are depressed toward the inside of the inner lead, the inner leads are stable and coplanarity width upon wire bonding -process can be enlarged.

20

(EMBODIMENTS)

Embodiments of the resin-encapsulated semiconductor device in accordance with the present invention will now be described with reference to the attached drawings. First,
25 a resin-encapsulated semiconductor device in accordance

With a first embodiment of the present invention described hereinafter with reference to FIGs. 1 through 3. FIG. 1(a) is a cross-sectional view of the encapsulated semiconductor device according to the embodiment of the present invention. FIG. 1(b) is a sectional view of an inner lead taken along the line of FIG. 1(a), and FIG. 1(c) is a cross-sectional view of a terminal column taken along the line B1-B2 of FIG. 1(a). Moreover, FIG. 2(a) is a perspective view of the encapsulated semiconductor device according to the embodiment of the present invention, FIG. 2(b) is a view of the resin-encapsulated semiconductor device of FIG. 2(a), and FIG. 2(c) is a bottom view of the encapsulated semiconductor device of FIG. 2(a). In FIGS. 1 and 2, a drawing reference numeral 100 represents an encapsulated semiconductor device, 110 a semiconductor chip, 111 electrodes (pads), 120 wires, 130 a lead frame, 131 inner leads, 131Aa a first surface, 131Ab a second surface, 131Ac a third surface, 131Ad a fourth surface, 132 terminal columns, 133A terminal portions, 133B surfaces, 133S a top surface, 135 a die pad, and 136 a resin encapsulate.

In the resin-encapsulated semiconductor device according to the first embodiment, as shown in FIG. 2(a), the semiconductor chip 110 is placed inward of the lead frame 130.

leads 131. As can be readily seen from FIG. 1(a), the semiconductor chip 110 is mounted on the die pad 135 at one surface thereof which is opposed to the other surface thereof where the electrodes pads 111 of the semiconductor chip 110 are arranged. Each electrode pad 111 is electrically connected to the second surface 131A₂ of the inner lead 131 through the wire 120. The electrical connection between the resin-encapsulated semiconductor device 100 of this embodiment and an external circuit is achieved by mounting the resin-encapsulated semiconductor device 100 via the terminal portions 133A each being made of a semi-spherical solder, on a printed circuit substrate, with the terminal portions 133A located on the top surfaces 133S of the terminal columns 133, respectively. In the resin-encapsulated semiconductor device of the first embodiment of the present invention, it is not necessarily required to provide a protective frame 190, and instead, a structure, as shown in FIG. 1(d), in which no protective frame is used can be adopted.

The lead frame 130 used in the semiconductor device 100 according to the first embodiment is made of a 42% nickel-iron alloy. Therefore, the lead frame 130A which has a contour as shown in FIG. 9(a) and is shaped by an etching process, is used as the lead frame 130. The lead frame 130 has inner leads 131 which are shaped to have a

thickness less than that of the terminal columns 133 or other portions. Dam bars 136 serve as a dam when encapsulating the semiconductor chip 110 with a resin. Moreover, although the lead frame 130A which is processed by etching to have the contour as shown in FIG. 1(a) is used in this embodiment, the lead frame is not limited to such a contour because portions except the inner leads 131 and the terminal columns 133 are not necessary. The inner leads 131 have a thickness of 40 mm whereas the portions 5 of the lead frame 130 other than the inner leads 131 have a thickness of 0.15 mm which corresponds to the thickness of the lead frame blank. The other portions of the lead frame 130 except the inner leads 131 may not have the thickness of 0.15 mm, but have a thickness of 0.125 mm-0.50 mm which 10 is thinner. The tips of the inner leads 131 have a small pitch of 0.12 mm so as to achieve an increase in the number of terminals for semiconductor devices. The second face 131Ab of the inner lead 131 has a substantially flat profile so as to allow an easy wire bonding thereon. Also, 15 as shown in FIG. 1(b), because the third and fourth faces 131Ac and 131Ad have a concave shape which is depressed toward the inside of the associated inner lead, a high strength can be obtained even though the second face (wire bonding surface) 131Ab is narrowed.

20 In the present embodiment, since twisting does not

25

occur in the inner leads 131 irrespective of whether the inner leads 131 is long or not. The inner leads having the contour, as shown in FIG. 9(a), in which the tips of the inner leads 131 are separated one from another, are prepared by the etching process, and the inner leads are resin-encapsulated after mounting the semiconductor chip thereon as will be described later. However, where the inner leads 131 are long in their length and have a tendency for the generation of twisting therein, it is impossible to fabricate the lead frame by etching to have the contour as shown in FIG. 9(a). Therefore, after etching the lead frame in a state where the tips of the inner leads are fixed to the connecting portion 131B as shown in FIG. 9(c)(1), the inner leads 131 are fixed with the reinforcing tape 160 as shown in FIG. 9(c)(D). Then, the connecting portions 131B which are not necessary in the fabrication of the resin-encapsulated semiconductor device are removed by a press as shown in FIG. 9(c)(H), and a semiconductor device is then mounted on the lead frame.

Hereinafter, a method for the fabrication of the resin-encapsulated semiconductor device will now be described with reference to FIG. 8. First, the lead frame 130A, as shown in FIG. 9(a), which is shaped by the etching process as will be described later, is prepared such that the second surfaces 131Ab of the inner leads 131 are

directed upward (FIG. 8(a)).

Then, the semiconductor chip 110 is mounted onto the die pad 135 such that the surfaces of the semiconductor chip 110 on which the electrodes 111 are arranged, are directed upward (FIG. 8(b)).

Next, after the semiconductor chip 110 is fastened onto the die pad 135, the electrodes 111 of the semiconductor chip 110 and the second surfaces 131ab of the inner leads 131 are bonded with each other using wires 110 (FIG. 8(c)).

Subsequently, encapsulation is carried out with the conventional resin encapsulate 140. Thereafter, unnecessary portions of the lead frame 130 which are protruded from the resin encapsulate 140 are cut by a press to form terminal columns 133 and also the side surfaces 133B of the terminal columns 133 (FIG. 8(d)).

Then, the dam bars 136, the frame portions 137, etc. of the lead frame 130A as shown in FIG. 9 are removed. Next, the terminal portions 133A each made of the semi-spherical solder are arranged on the outer surface of each terminal column 133 to fabricate a resin-encapsulated semiconductor device (FIG. 8(e)).

Thereafter, the protective frame 180 is arranged by means of adhesive around an entire outer surface of the resultant structure in such a manner that the side surfaces

of the terminal columns 133 are covered thereby FIG. 6(f)). At this time, the protective frame 180 functions to reinforce the semiconductor device. In other words, the protective frame 180 serves to prevent moisture from leaking into a gap between the resin encapsulate and the terminal columns due to the fact that the side surfaces of the terminal columns are exposed to the outside, whereby a crack is not formed in the semiconductor device and the breakage of the semiconductor device is avoided. However, persons skilled in the art will readily appreciate that it is not necessarily required to provide the protective frame 180. Also, when such an encapsulating process by the resin is carried out using a desired mold, the encapsulating process is implemented in a state wherein the outer side surfaces of the terminal columns of the lead frame are somewhat protruded out of the resin encapsulate.

A method for etching the lead frame of the first embodiment will now be described in conjunction with the attached drawings. FIG. 11 is of cross-sectional views respectively illustrating sequential steps of the etching process for the lead frame of the first embodiment. In particular, the cross-sectional views of FIG. 1 correspond to a cross section taken along the line D1-D2 of FIG. 9(a). In FIG. 11, the reference numeral 1110 denotes a lead frame blank, 1120A and 1120B resist patterns, 1130 first opening,

1140 second openings, 1150 first concave portions, 1160 second concave portions, 1170 flat surfaces, and 1180 an etch-resistant layer. First, a water-soluble casein resist using potassium dichromate as a sensitive agent is coated over both surfaces of the lead frame blank 1110 made of a 42% nickel-iron alloy and having a thickness of about 0.13 mm. Using desired pattern plates, the resist films are patterned to form resist patterns 1120A and 1120B having first opening 1130 and second openings 1140, respectively (FIG. II(a)).

The first opening 1130 is adapted to etch the lead frame blank 1110 to have a flat etched bottom surface to a thickness smaller than that of the lead frame blank 1110 in a subsequent process. The second openings 1140 are adapted to form desired shapes of tips of inner leads. Although the first opening 1130 includes at least an area forming the tips of the inner leads 1110, a topology generated by partially thinned portion by etching in a subsequent process can cause hindrance in a taping process or a clamping process for fixing the lead frame. Thus, an area to be etched needs to be large without being limited to fine portions of the tips of the inner leads. Thereafter, both surfaces of the lead frame blank 1110 formed with the resist patterns are etched using a 48 Be' ferric chloride solution of a temperature of 57°C at a spray pressure of

2.5 kg/cm². The etching process is terminated at the point of time when first recesses 1150 etched to have a flat etched bottom surface have a depth h corresponding to $2/3$ of the thickness of the lead frame blank (FIG. II(c)).

5 Although both surfaces of the lead frame blank 1110 are simultaneously etched in the primary etching process, it is not necessary to simultaneously etch both surfaces of the lead frame blank 1110. The reason why both surfaces of the lead frame blank 1110 are simultaneously etched, as in 10 this embodiment, is to reduce the etching time taken in a secondary etching process as will be described later. The total time taken for the primary and secondary etching processes is less than that taken in the case of etching of only one surface of the lead frame blank on which the 15 resist pattern 1120A is formed. Subsequently, the surface provided with the first recesses 1150 respectively etched at the first opening 1130 is entirely coated with an etch-resistant hot-melt wax (acidic wax type MR-WB6, The Incotec Inc.) by a die coater to form an etch-resistant layer 1180 so as to fill up the first recesses 1150 and to 20 cover the resist pattern 1120A (FIG. II(c)).

25 It is not necessary to coat the etch-resistant layer 1180 over the entire portion of the surface provided with the resist pattern 1120A. However, it is preferred that the etch-resistant layer 1180 be coated over the entire

portion of the surface formed with the first recesses and first opening 1130, as shown in FIG. 11(c), because it is difficult to coat the etch-resistant layer 1180 on the surface portion including the first recesses.

5 Although the etch-resistant layer 1180 wax employed in this embodiment is an alkali-soluble wax, any surface-resistant to the etching action of the etchant solution remaining somewhat soft during etching may be used.

10 For forming the etch-resistant layer 1180 is not limited to the above-mentioned wax, but may be a wax of a UV-type. Since each first recess 1150 etched by the primary etching process at the surface formed with the pattern is adapted to form a desired shape of the inner lead to be filled up with the etch-resistant layer 1180, it is further etched in the following secondary etching process. The etch-resistant layer 1180 also enhances the mechanical strength of the lead frame blank for the second etching process, thereby enabling the second etching process to be conducted while keeping a high accuracy. It is

15 possible to enable a second etchant solution to be sprayed at an increased spraying pressure, for example, 2.5 kg or above, in the secondary etching process. The increased spraying pressure promotes the progress of etching in direction of the thickness of the lead frame blank in

20 secondary etching process. Then, the lead frame blank

25

surfaces 131Aa of the tips of the inner leads as shown in FIG. 1, are flushed with one surfaces of remaining portions of the inner leads having the same thickness with the lead frame while being opposed to the second surfaces 131Ab, and the third and fourth surfaces are formed to have a concave shape which is depressed toward the inside of the inner leads. Where a semiconductor chip is mounted on the second surfaces 131Ab of the inner leads by means of bumps for an electrical connection therebetween, as in a semiconductor device according to a third embodiment as will be described hereinafter, an increased tolerance for the connection by bumps is obtained when the second surface 131Ab has a concave shape depressed toward the inside of the inner lead. To this end, an etching method shown in FIG. 12 is adopted in this case. The etching method shown in FIG. 12 is the same as that of FIG. 11 in association with its primary etching process. After completion of the primary etching process, the etching method is conducted in a manner different from that of the etching method of FIG. 11 in that the second etching process is conducted at the side of the first recesses 1150 after filling up the second recesses 1160 by the etch-resist layer 1180, thereby completely perforating the second recesses 1160. At this time, by implementing the primary etching process, etching at the side of the second openings 1140 is performed in a

sufficient manner. The cross section of each inner lead, including its tip, formed in accordance with the etching method of FIG. 12, has a concave shape depressed toward the inside of the inner lead at the second surface 131Ab, as shown in FIG. 6(b).

The etching method in which the etching process is conducted at two separate steps, respectively, as in that of FIGS. 11 and 12, is generally called a "two-step etching method". This etching method is advantageous in that a desired fineness can be obtained. The etching method used to fabricate the lead frame 130A of the first embodiment shown in FIG. 9 involves the two-step etching method and the method for forming a desired shape of each lead frame portion while reducing the thickness of each pattern formed. In particular, the etching method makes it possible to achieve a desired fineness. In accordance with the method illustrated in FIGS. 11 and 12, the fineness of the tip of each inner lead 131A formed by this method is dependent on the shape of the second recesses 1160 and the thickness t of the inner lead tip which is finally obtained. For example, where the blank has a thickness t reduced to 50 μm , the inner leads can have a fineness corresponding to a lead width W_1 of 100 μm and a tip pitch p of 0.15 mm, as shown in FIG. 11(e). In the case of using a small blank thickness t of about 30 μm and a lead

width W_1 of 70 μm , it is possible to form inner leads having a fineness corresponding to an inner lead pitch p of 0.12 μm . Of course, it may be possible to form inner leads having a further reduced tip pitch by adjusting the blank thickness t and the lead width W_1 . That is to say, an inner lead tip pitch p up to 0.08 μm , a blank thickness up to 25 μm , and a lead width W_1 up to 40 μm can be obtained.

In the case where twisting of the inner leads does not occur in the fabricating process, as in the case where the inner leads are short in their length, a lead frame illustrated in FIG. 9(a) can be directly obtained. However, where the inner leads are long in length as compared to those of the first embodiment, the inner leads have tendency for the generation of twisting. Thus, in this case, the lead frame is obtained by etching in a state where the tips of the inner leads are bound to each other by a connecting member 131B as shown in FIG. 9(c)(1). Then, the connecting member 131B which is not necessary for the fabrication of a semiconductor package is cut off by means of a press to obtain a lead frame shaped as shown in FIG. 9(a).

Moreover, as described above, where unnecessary portions in a structure shown in FIG. 9(c)(1) are cut to obtain the lead frame having the contour shown in FIG.

9(a), a reinforcing tape 160 (a polyimide tape is generally used, as shown in FIG. 9(a)(A)). While the connecting member 131B is cut off by means of a press to obtain the contour shown in FIG. 9(a)(D), a semiconductor device is mounted on the lead frame still having the reinforcing tape attached thereto. Also, the mounted semiconductor device is encapsulated with a resin in a condition where the lead frame still has the tape. The line E11-E12 illustrates a cut portion.

10 The tip of the inner lead 131 of the lead frame used in the semiconductor device of this first embodiment has a cross-sectional shape as shown in FIG. 13(1)(a). The tip 131A has an etched flat surface (second surface) 131AB which is substantially flat and therefore has a width W1 slightly greater than the width W2 of an opposite surface. The widths W1 and W2 (about 1000 μm) are more than the width W at the central portion of the tips when viewed in the direction of the inner lead thickness. Thus, the tip of the inner lead has a cross-sectional shape having opposite wide surfaces. To this end, although either of the opposite surfaces of the tip 131A can be easily electrically connected to a semiconductor device (not shown) by a wire 120A or 120B, this embodiment illustrates the use of the etched flat surface for wire-bonding as shown in FIG. 13(D)(a). In FIG. 13, a reference numeral

131Ab depicts an etched flat surface, 131Aa a surface of a lead frame blank, and 121A and 121B, respectively, a plated portion. In the case of FIG. 13(B)(a), there has particularly excellent in wire-bonding property, because the etched flat surface does not have roughness. FIG. 13(A) shows that the tip 1331B of the inner lead of the lead frame fabricated according to the process illustrated in FIG. 14 is wire-bonded to a semiconductor device. In this case, however, both the opposite surfaces of the tip 1331B of the inner lead are flat, but have a width smaller than that in a direction of the inner lead thickness. In addition to this, as both the opposite surfaces of the tip 1331B is formed of surfaces of the lead frame blank, these surfaces have an inferior wire-bonding property as compared to that of the etched flat surface of this first embodiment. FIG. 13(2) shows that the inner lead tip 1331C or 1331D, obtained by thinning in its thickness by a means of a press (coining) and then by etching, is wire-bonded to a semiconductor device (not shown). In this case, however, a pressed surface of the inner lead tip is not flat as shown FIG. 13(2). Thus, the wire-bonding on either of the opposite surfaces as shown in FIG. 13(2)(a) or FIG. 13(2)(b) often results in an insufficient wire-bonding stability and a problematic quality. The drawing reference numeral 1331Ab represents a coining surface.

A modified example of the resin-encapsulated semiconductor device in accordance with the first embodiment of the present invention will be described hereinafter. FIGS. 3(a) through 3(e) are cross-sectional views of the modified example of the resin-encapsulated semiconductor device in accordance with the first embodiment of the present invention. The semiconductor device of the modified example as shown in FIG. 3(a), is different from that of the first embodiment in that a position of the die pad 135 is changed, that is, the die pad 135 is exposed to the outside. By the fact that the die pad 135 is exposed to the outside, the heat dissipation property is improved as compared to the first embodiment. Also, in the semiconductor device of the modified example as shown in FIG. 3(b), because the die pad 135 is exposed to the outside, the heat dissipation property is improved as compared to the first embodiment. Unlike the first embodiment or the modified example as shown in FIG. 3(a), in the present modified example as shown in FIG. 3(b), because a direction of the semiconductor device 110 is changed, the first surfaces of the lead frame are established as the wire bonding surfaces. The modified examples as shown in FIGS. 3(c), 3(d) and 3(e), illustrate semiconductor devices which are obtained by modifying the semiconductor devices of the first embodiment, the modified

example as shown in FIG. 3(a) and the modified example as shown in FIG. 3(b), wherein the semi-spherical solders are not used, and instead, the top surfaces of the terminal columns are directly used as the terminal portions, whereby an entire manufacturing procedure can be simplified.

Next, a resin-encapsulated semiconductor device in accordance with a second embodiment of the present invention will be described. FIG. 4(a) is a cross-sectional view of the resin-encapsulated semiconductor device in accordance with the second embodiment of the present invention, FIG. 4(b) is a cross-sectional view illustrating inner leads, taken along the line A3-A4 of FIG. 4(a), and FIG. 4(c) is a cross-sectional view illustrating a terminal column, taken along the line B3-B4 of FIG. 4(a). Because an outer appearance of the semiconductor device of the second embodiment is substantially the same as that of the first embodiment, it is not illustrated in the drawings. In FIG. 3, the drawing reference numeral 200 represents a semiconductor device, 210 a semiconductor chip, 211 electrodes (pads), 220 wires, 230 a lead frame, 231 inner leads, 231Ab a second surface, 231Ac a third surface, 231Ad a fourth surface, 233 terminal columns, 233A terminal portions, 233B side surfaces, 233S top surfaces, 240 a resin encapsulate, and 270 a reinforcing fastener tape. In the semiconductor device of

this second embodiment, the lead frame 230 does not have a die pad, the semiconductor chip 210 is fastened to the inner leads 231 by the reinforcing fastener tape 270, and the semiconductor chip 210 is electrically connected at its electrodes (pads) 211 to the second surfaces 231ab of the inner leads 231 by wires 220. Also, in the case of this 5 second embodiment, similarly to the first embodiment, the electrical connection between the resin-encapsulated semiconductor device 200 of this embodiment and an external circuit is achieved by mounting the resin-encapsulated 10 semiconductor device 200 via the terminal portions 233A each being made of a semi-spherical solder, on a printed circuit substrate, with the terminal portions 233A located on the top surfaces 233S of the terminal columns 233, respectively.

In addition, the semiconductor device of this second embodiment does not have a die pad as shown in FIGs. 10(a) and 10(b). The manufacturing method of the semiconductor device of this embodiment using the lead frame 230A which 20 is shaped by the etching process is substantially the same as that of the first embodiment except that, while in the case of the first embodiment, the wire bonding process and resin encapsulating process are performed in a state wherein the semiconductor chip is fastened to the inner 25 leads, in the case of the second embodiment, the wire

bonding process and resin encapsulating process are performed in a state wherein the semiconductor chip 210 is fastened together with the inner leads 231 by the reinforcing fastener tape 260. Also, the cutting process for the unnecessary portions and the terminal portion forming process after resin encapsulating process are implemented in the same way as the first embodiment. The lead frame 230 as shown in FIG. 10(a) is obtained in the same manner by which the lead frame 130A as shown in FIG. 9(a) is obtained. In other words, by cutting the resultant structure obtained after etching the structure as shown in FIG. 10(c)(1), the contour as shown in FIG. 10(a) is obtained. At this time, the conventional reinforcing fastener tape 260 (the polyimide tape) as shown in FIG. 10(c)(D), which performs a reinforcing function is used.

FIG. 5(a) through 5(c) are cross-sectional views illustrating modified examples of the semiconductor device of the second embodiment. The semiconductor device as shown in FIG. 5(a) is different from the semiconductor device of the second embodiment, in that the surface of the semiconductor chip thereof which has the electrodes is directed downward. The modified examples as shown in FIGS. 5(b) and 5(c), illustrate semiconductor devices which are obtained by modifying the semiconductor devices of the second embodiment and the modified example as shown in FIG.

5(a), wherein the semi-spherical solders are not used, and instead, the top surfaces of the terminal columns are directly used as the terminal portions. In these examples, because a protective frame is not used and the side surfaces 333B of the terminal columns 333 are exposed to the outside, a checking operation by a test, etc. can be easily performed.

Hereinafter, a resin-encapsulated semiconductor device in accordance with a third embodiment of the present invention will be described. FIG. 6(a) is a cross-sectional view of the resin-encapsulated semiconductor device of the third embodiment, FIG. 6(b) is a cross-sectional view illustrating inner leads, taken along the line A5-A6 of FIG. 6(a), and FIG. 6(c) is a cross-sectional view illustrating a terminal column, taken along the line B5-B6 of FIG. 6(b). Because an outer appearance of the semiconductor device of this third embodiment is substantially the same as that of the first embodiment, it is not illustrated in the drawings. In FIG. 6, the drawing reference numeral 300 represents a semiconductor device, 310 a semiconductor chip, 312 bumps, 330 a lead frame, 331 inner leads, 331Aa a first surface, 331Ab a second surface, 331Ac a third surface, 331Ad a fourth surface, 333 terminal columns, 333A terminal portions, 333B side surfaces, 333S top surfaces, 340 a resin encapsulate, and 350 a

reinforcing fastener tape. In the semiconductor device of this third embodiment, the semiconductor chip 310 is fastened to the second surfaces 331Ab of the inner leads 331 by the bumps 311 thereby to be electrically connected to the second surfaces 331Ab. The lead frame 330 has a contour as shown in FIGS. 10(a) and 10(b), which is formed by the etching process of FIG. 11. As shown in FIG. 13(1)(b), both widths W1A and W2A (about 100 μ m) at top and bottom ends of the inner leads 331 are larger than a width WA at a center portion in a thickness-wise direction. Due to the fact that the second surfaces 331Ab of the inner leads 331 is depressed toward the inside of the inner leads and the first surfaces 331Aa are flat, a desired fineness can be obtained. Also, when the second surfaces 331Ab of the inner leads 331 are electrically connected to the semiconductor chip via bumps, easy connection can be accomplished as shown in FIG. 13(□)(b). Further, in the case of this third embodiment, as in the case of the first and second embodiments, the electrical connection between the resin-encapsulated semiconductor device 300 of this embodiment and an external circuit is achieved by mounting the resin-encapsulated semiconductor device 300 via the terminal portions 333A each being made of a semi-spherical solder, on a printed circuit substrate, with the terminal portions 333A located on the top surfaces of the terminal

columns 333, respectively.

In addition, unlike the semiconductor device of the first embodiment, the semiconductor device of this third embodiment uses a lead frame which is shaped by the etching process as shown in FIG. 12. However, the manufacturing method of the semiconductor device of this embodiment is substantially the same as that of the first embodiment except that, while in the case of the first embodiment, the wire bonding process and resin encapsulating process are performed in a state wherein the semiconductor chip is fastened to the inner leads, in the case of this third embodiment, the wire bonding process and resin encapsulating process are performed in a state wherein the semiconductor chip 310 is fastened to the inner leads 331 via the bumps. Also, the cutting process for the unnecessary portions and the terminal portion forming process after resin encapsulating process are implemented in the same way as the first embodiment.

FIG. 6(d) is a cross-sectional view illustrating a modified example of the semiconductor device in accordance with the third embodiment of the present invention. In the modified example of the semiconductor device as shown in FIG. 6(d), the terminal portions each comprising the semi-spherical solder are not provided, and the top surfaces of the terminal columns are directly used as the terminal

portions. Because the protective frame is not used and the side surfaces 333B of the terminal columns 333 are exposed to the outside, a checking operation by a test, etc. can be easily performed.

5 Hereinafter, a resin-encapsulated semiconductor device in accordance with a fourth embodiment of the present invention will be described. FIG. 7(a) is a cross-sectional view of the resin-encapsulated semiconductor device of the fourth embodiment, FIG. 7(b) is a cross-sectional view illustrating inner leads, taken along the line A7-A8 of FIG. 7(a), and FIG. 7(c) is a cross-sectional view illustrating a terminal column, taken along the line 37-38 of FIG. 7(b). Because an outer appearance of the semiconductor device of this fourth embodiment is substantially the same as that of the first embodiment, it is not illustrated in the drawings. In FIG. 7, the drawing reference numeral 400 represents a semiconductor device, 410 a semiconductor chip, 411 pads, 430 a lead frame, 431 inner leads, 431Aa a first surface, 431Ab a second surface, 431Ac a third surface, 431Ad a fourth surface, 433 terminal columns, 433A terminal portions, 433B side surfaces, 433S top surfaces, 440 a resin encapsulate, and 470 insulating adhesive. In the semiconductor device of this fourth embodiment, one surface of the semiconductor chip 410 on which the pads 411 are disposed is fastened to the second

surfaces 431Ab of the inner leads 431 by the insul.
adhesive 470, and the pads 411 and the first surfaces .
of the inner leads 431 are electrically connected with
other by wires 420. The semiconductor device of
5 fourth embodiment uses the same lead frame which is use
the third embodiment, which has the contour as show:
FIG. 10(a) and 10(b). Also, in the case of this fo:
embodiment, as in the case of the first and sec
embodiments, the electrical connection between the res
10 encapsulated semiconductor device 400 of this embodi
and an external circuit is achieved by mounting the res
encapsulated semiconductor device 400 via the termi
portions 433A each being made of a semi-spherical solder
on a printed circuit substrate, with the terminal portion
15 433A located on the top surfaces of the terminal colum
433, respectively.

FIG. 7(d) is a cross-sectional view illustrating
modified example of the semiconductor device in accordance
with the fourth embodiment of the present invention.
20 the modified example of the semiconductor device as show
in FIG. 7(d), the terminal portions each comprising th
semi-spherical solder are not provided, and the to
surfaces of the terminal columns are directly used as the
terminal portions. Because the protective frame is not
25 used and the side surfaces 433B of the terminal columns 433

are exposed to the outside, a checking operation by a test, etc. can be easily performed.

(EFFECTS OF THE INVENTION)

5 The present invention provides a resin-encapsulated semiconductor device employing the above-mentioned lead frame, which is capable of meeting a demand for the increased terminal number. Furthermore, the resin-
10 encapsulated semiconductor device in accordance with this invention does not require a process of cutting or bending the dam bars as in the case of using a lead frame having outer leads as shown in FIG. 13(b). As a result of this, the resin-encapsulated semiconductor device does not have a problem in that the outer leads are bent, or a problem
15 associated with coplanarity. In addition to these advantages, the resin-encapsulated semiconductor device has a shortened interconnection length as compared to the QTP or the BGA, whereby the semiconductor device can be reduced in a parasitic capacity, and shortened in a transfer delay
20 time.

55:543 v:

55:543 v1

特開平9-8205

(1) 公司 基本 (1957) 资本

(S) Sec. Cl. *

藏文大藏经

F 1
R012 23/50

13/11

13/11

卷之三

卷之三

(11) 出口 89 4827-170498

(11) 北方人 000002897

大明書院

藏文大藏经总目录 - 78 : 619

(11) ମୁଖ ଯତ୍ନ ପ-

東漢書卷一百一十一

大日本文庫

(11) १५६ एक अ

西藏民族学院藏文系教材第一卷 三一三

大日本帝國憲法

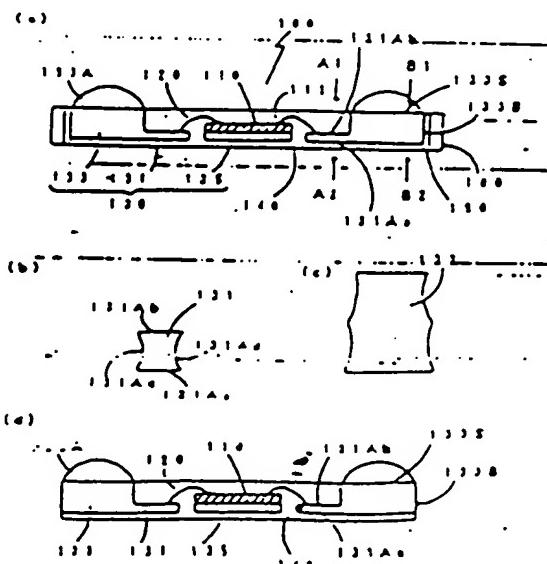
(1) 民國人 周聖士 小石 江西

(54) (兄弟の名前) 既存禁止型半導体区

(57) (正内) (修正文)

(四四) 多ステ化に付けて、且つ、アフターリードの位置ズレや平坦化の問題にも付けておれば、以下を述べる事とする。

(成績) 一年的に連結したリードフレーム駆けと同じ年との内蔵回路と構成するための比は、電子部は1:33とを算し、且つ、電子部はインナーリードの外側面においてインナーリードに対して左右方向には対称して設けられており、電子部の先端面に半導体からなる電子部を設け、電子部を引出部底面から露出させ、電子部の内蔵側の側面を引出部底面から露出させており、インナーリードは、所定形状が均一で第1図A-1～A-3、第2図A-1、第3図A-1、第4図A-1の4種を有しておる。かつ第1図にリードフレーム駆けと同じ様なこの他の部分の一方の端と同一平面上にあって第2図に向きており、第3図、第4図はインナーリードの内側に向かって込んだ状態に形成されておる。



(特許請求の範囲)

(請求項1) 2枚ニッティング加工によりインテーリードの底をがリードフレームミガの底よりし反面にかた状にされたリードフレームを用いたモチ子底であって、所述リードフレームは、リードフレーム底よりし反面のインテーリードと、インテーリードに一側に接着したリードフレームミガと同じ底との外側回転と底回転のための底の母子Eとを有し、且つ、母子Eはインテーリードの内底面においてインテーリードに於して底ろ方向に底反して設けられており、母子Eの元底面に半円からなる母子Eを反げ、母子Eを封止用底盤から取出させ、母子Eの内底面の内底を封止用底盤から取出させており、インテーリードは、底面底はが幅万てメ1.5、底2.5、底3.5、底4.5の4面を有しており、かつ第1面はリードフレームミガと同じ底との他の部分の一方の底と同一平面上にあって第2面に向を合っており、第3面、第4面はインテーリードの内側に向かって凹んだ底状に形成されていることを特徴とするモチ子底。

(請求項2) 前記請求項1に記載するモチ子底がリードフレームミガの底よりし反面にかた加工されたリードフレームを用いたモチ子底であって、所述リードフレームは、リードフレーム底よりし反面のインテーリードと、インテーリードに一側に接着したリードフレームミガとはじめその内底面とが底下うための底の母子Eとを有し、且つ、母子Eはインテーリードの内底面においてインテーリードに於して底ろ方向に底反して設けられており、母子Eの元底の一部を封止用底盤から取出させて母子Eとし、母子Eの内底面の内底を封止用底盤から取出させており、インテーリードは、底面底はが幅万てメ1.5、底2.5、底3.5、底4.5の4面を有しており、かつ第1面はリードフレームミガと同じ底との他の部分の一方の底と同一平面上にあって第2面に向を合っており、第3面、第4面はインテーリードの内側に向かって凹んだ底状に形成されていることを特徴とするモチ子底。

(請求項3) 前記請求項1ないし2において、モチ子底にはインテーリード間に嵌合し、モチ子底の底面にはワイヤにてインテーリードと充てんに嵌合されていることを特徴とするモチ子底。

(請求項4) 前記請求項3において、リードフレームにダイパッドを有しており、モチ子底にはダイパッド上に底を有し、固定されていることを特徴とするモチ子底。

(請求項5) 前記請求項4において、リードフレームにダイパッドを有しないもので、モチ子底にはインテーリードととともに本体固定用テープにより固定されていることを特徴とするモチ子底。

(請求項6) 前記請求項1ないし2において、モチ子底にはモチ子底の二底面の底をインテーリードの底2面

に施設なワイヤにより固定されており、底2面の底面の底はワイヤによりインテーリードの底1面とモチ子底に嵌合されていることを特徴とするモチ子底。

(請求項7) 前記請求項1ないし2において、モチ子底にはパンプによりインテーリードの底2面に固定されて底面にインテーリードとは接していないことを特徴とするモチ子底。

(発明の実質的な範囲)

(00001)

(底面との封止用底) 本発明は、モチ子底の多面化に付随して、且つ、アクターリードの底面ガレ(スニュー)やアクターリードの底面電(コブラティナー)の底面に付随して、リードフレームを用いた封止用モチ子底に関する。

(00002)

(反反の底面) 女子より用いられる封止用底のモチ子底(プラスチックリードフレームパッケージ)

に、一例に因る(図15(a))に示されるような構造があり

モチ子底1510を封止するダイパッド1511の底面の底面との底面は底を行なうためのアフターリード部1513、アフターリード部1513に一側となつたインテーリード部1512、底インテーリード部1512の先端部とモチ子底1520の底パッド1521とを密的に密着するためのワイヤ1530、モチ子底1520を封止して外からの应力、内ねからやる底面1540をからなつており、モチ子底1520モリードフレームのダイパッド1511底面に密着した後、モチ子底1540により封止してパッケージとしたもので、モチ子底1520の底面パッド1521にかぶてモチ子のインテーリード1512を必要とするものである。そして、このようなモチ子底のモチ子底の底面に密りとして用いられる(底層)リードフレームは、一例に因る(図15(b))に示すような底面のしので、モチ子底1520を封止するためのダイパッド1511と、ダイパッド1511の底面に沿行されたモチ子底1520とを接するためのインテーリード1512、底インテーリード1512に密接して外封底との底面を行なうためのアフターリード部1513、底力封止する際のダムとなるダムバー1514、リードフレーム1510全体を支撐するフレーム(2)、底1515を備えており、通常、コバルト、42合金(42ニッケル-6モリ)、銅元を含むような高強度性を有したダムを用いて、プレス法もしくはエクステンションにより形成されていた。即、図15(b)(c)

に、図15(b)に示すリードフレーム底面のF1-F2にみられる底面である。

(00003) このようなリードフレームを封止した封止用モチ子底(モチ子底)はモチ(プラスチックリードフレームパッケージ)においてし、モチ子底の底面に小孔の開孔とニ

モチ子底の底面開孔にはい、小孔開孔化かつモチ子底

リード式元画のエッチングによるルーツを追究しておこが、これが見まとされていた。

1000人)しかしながら、近々、まだ日本ではまだこのようには、小パッケージでは、今後ますますあらインテグレードのピンチが0.165mmピンチを見て、まさに0.15~0.13mmピンチまでの低ピンチ化展開がでてきたこと、エニシング加工において、リード距離のままでもよくした場合には、アセンブリ工法が工法といつて、後工程におけるアフターリードの負荷が増加していくから、まさにリード距離の低減を図ることで、エニシング工法を採用する方法が出てきた。

うふから、更にリード起動の追跡を深くしてニンテンドー
エニをどう方法にも開拓が出てきた。

(0005) これにお尻する方法として、アフターリードの先は右足にしたままお尻をを行う方法で、インテリード部分をハーフニッティングもしくはプレスにより組んでニッティング加工を行う方法が最も多く用いられている。しかし、プレスにより組んでエッティング加工をすることには、仕工場においての月数が不足する(例えば、つどニリアの存在)。ボンディング等モールディング等のクランプに必要なインテリードの二重化。その点が元気得不到り、部品を2段階しなければならぬと仕事工程が複雑になる。また部品が多くある。そして、インテリード部分をハーフニッティングにより組んでエッティング加工を行う方法の場合は、部品を2段階しなければならず、一貫加工が複雑になるという欠点があり、いずれも実用化には、まだ至っていないのが現状である。

00061

新規が本革じようとするは當に「一方」には本革の多
化にはいインテリードビンテがなくならぬ。ニニ
スヌモススする所に、アフターリードの位置ズレ(ス
ルギ)やニミテ(コブラナリティー)があひて三じが大
きな問題となってきた。本規則は、この上うなは氏のも
多様化に加えて、是も、アフターリードの位置
(スルギ)やニミテ(コブラナリティー)の位置
が既定できる事と本規の目的をし上うとするもの。

007]

をもあたための本筋に本筋の筋骨に止り等で、
には、2次エッジング加工によりインナーリードの一
ゲリードフレームミリの厚さよりも薄肉にいたるか
リードフレームを用いた半導体はあって、例
へばアーバー・ルーツ・ルーツド・シルバーコーティング
アーリードと、はインナーリードに一様に差し
ードフレームまたは同じくその内筋骨部となる下する
のミラの袖子部とをすし、且つ、ミラ部はインナー
ドの内筋骨においてインナゲリードに対してほん少
量してだけられており、数千の先端部に半導
子ニチ子素を行け、電子素子を封止熱溶接法から出
よ子のためのためのあたための本筋を封止熱溶接法から出
よ子のためのためのあたための本筋を封止熱溶接法から出

面、第2面、第3面、第4面の4面を有しており、かつ第1面にリードフレームミクと並び他の3面の外側の一方の面と同一面上にあって第2面に向かっており、第3面、第4面にインテーリードの内部に向かって凹んだ形に形成されていることを特徴とするものである。また、この構造の左端部は、第2面に沿って、2枚エッチング加工によりインテーリードの底面がリードフレーム底部の底面より少し高く形成されたリードフレームを有した二枚板状であって、これらリードフレームには、リードフレーム本体よりも片面のインテーリードと、インテーリードに一様に形成したリードフレーム本体と同じく内側に内蔵部材とは反対するための底面の底面とを有し、且つ、コテ点はインテーリードの内蔵部材においてインテーリードに対して左右方向に直交して抜けられており、コテ点の元部の一側を片側用端子部から露出させてコテ点とし、コテ点の内蔵部材の側面を片側用端子部から露出させており、インテーリードは、底面底面が4万5千±5、第2面、第3面、第4面の4面を有しており、かつ第1面、第2面、第3面にインテーリードの内側に向かって凹んだ部分に充てられていることを特徴とするものである。そして、上記において、コテ点はコテ点は、インテーリード内蔵部材に接する、且て内蔵部材の内蔵部材(パッジド)にワイヤにてインテーリードと電気的に接続されていることを特徴とするものである。また、リードフレームにダイバッドを有し、コテ点はコテ点にダイバッド上に形成、固定されていることを特徴とするものであり、リードフレームにダイバッドを有しないもので、コテ点はコテ点はインテーリードとともに複数用テープにより固定され、それでいてコテ点を固定するものである。また、上記において、リードフレームはダイバッドを有しないもので、コテ点はコテ点にインテーリードととともに複数用テープにより固定されていることを特徴とするものである。また、上記において、コテ点はコテ点は、半導体素子の電極部(パッジ)の底面をインテーリードの第2面に沿って位置合わせにより固定されており、コテ点はコテ点の電極部(パッジ)にワイヤによりインテーリードに接し、これで電気的に接続されていることを特徴とするものである。また、上記において、コテ点はコテ点は、パシブによりインテーリードの第2面に固定され、それと共にインテーリードとして構成して、ここで、ここで示すところのコテ点と、上記において、コテ点の元部にセメントからなるコテ点を有し、セメントを片側用端子部から露出させておき、セメントからなるコテ点は片側用端子部から露出したものが一つであるが、必ずしも露出する必要はない。また、コテ点の内蔵部材の側面を片側用端子部から露出させて、その二つ無い場合はどちらか、片側用端子部から露出させて端子を引き出すを介してはさみで切ってしまい。(0008)

(特開) 本発明の高密度化を目的とするに、上記のように構成することにより、リードフレームを用いた本構造を構成するにおいて、多段子化に適応でき、且つ、図2の図1(a) (b) に示す複数リードフレームを用いた場合のように、アクターリードのフォーミング工程を考慮しないものの、これらの工程に起因して発生しているアクターリードのスリューのねじやアクターリードのビス(コープラティティ)の位置を全く離れてことができるようとする度の機能を有するものである。詳しくは、2枚エッチング加工によりインテーリードの底面が底面より最も高く内蔵加工された。また、インテーリードを表面に加工された多ビンのリードフレームを用いることにより、半ばは底面のコテ点間に位置できるものとしている。又に、はとすると、図1(b)に示す複数リードフレームの底面にチモードを有する。ワイヤボンディング等のよいものとしている。また、ス1面とス2面で、ス1面、ス2面にインテーリード間に密着するためのインテーリード底面は、固定しておき、且つ、ワイヤボンディングの半径を広くとれる。(0009)

(実用例) 本発明の実用例は主として次の実用例によせて説明する。先ず、大底面1の複数片側用端子部を図1-a図2に示す如く示す。図1(a)に示す大底面1の複数片側用端子部は底面である。図1(b)に図1(a)のA1-A2におけるインテーリード部の底面で、図1(c)は図1(a)のB1-B2における底面を示す。底面は底面の内蔵部材で、図2(d)は底面の底面を示す。図2(e)は下図を示している。図1、図2-a、1000にニスルを示す。1100にニスルを示す。1110にニスルを示す。1120にワイヤ、1130はリードフレーム、1140にインテーリード、1150はA1-A2に示す底面、1160に底面、1170に底面、1180に底面、1190にニスルを示す。1120は底面、1130は内蔵部材、1140はワイヤ、1150はダイバッド、1160は片側用端子部である。大底面1の複数片側用端子部について、図1(a)に示すように、ニスルを示す1100は、インテーリード部に位置する。且つ、ニスルを示す1100は、図1(a)でニスルを示す1100のニスル(パッジ)1110を上にして、ニスルを示す1100のニスル(パッジ)1110を下にして、ニスルを示す1100のニスル(パッジ)1110に接する。且つ、ニスルを示す1100とニスルを示す1100との間に内蔵部材が設けてあり、ダイバッド1120上に形成され、固定されている。そして、ニスル(パッジ)1110にインテーリード1140の底面1150にてワイヤ1120により、電気的に接続されている。大底面1のニスルはニスル110と内蔵部材との電気的な接続は、コテ点1130の先端部1135に有られたコテ点の末尾からなるコテ点1133を介してプリント基板へ接続されることにより行われる。(0010)

180を及ぼす者ではなく、図1(d)に示すようなC型の180を及ぼさない風のことであり、(c)

[00101] 天井内1のニッケル-100に皮膜のツヤドフレーム130は、42×ニッケル-板合板をニッケルしたものが、そして、図9 (a) に示すような形をもつた。ニッテンングによりかねて加工されたリードフレーム130 Aを用いたものであり、板厚は1.3 mmで、その部分の底面より板間に広がられたインナーリード部131をもつ。ダブルバー136は板厚が1.3 mmのダムとなる。且、図9 (a) に示すような形をもつた。ニッテンングによりかねて加工されたリードフレーム130 Aを、エチアン方式においては用いたが、インナーリード部131とダブルバー136以外は基本的に形状の異なるものであるから、ここにこの形状に限定はしない。インナーリード部131の底面には4.0 mm、インナーリード部131以外の底面には0.15 mmでリードフレーム板の底面の底面のままである。インナーリード部131以外の底面は0.5 mm間に相当するまで長い0.125 m~0.50 m mm底でも良い。また、インナーリードビッチは0.12 mmと長いビッチで、これは底面の多段化に充ててでもものとしている。インナーリード部131の第2段131 Aにはチップはワイヤボンディングし易い高さとなっており、図1 (b) に示すように、スリット131 A-スリット131 Aにはインナーリード側へ凹んだ形をしており、第2段131 Aのワイヤボンディングを良くしてしまるために高いものとしている。

011) エス馬場においては、インナーリード13
を2枚で組んで、インナーリード13と並んでヨレが見え
てらいふ。直角図9 (a) に示すような、インナー¹⁰
ド先端がそれを2枚で組んだ形状のリードフレーム
シングルジグはエンドにして仕口し、これが逆さにする方法に
よればタテを直面しておなじくしている。インナーリード13
は2枚で組んで、インナーリード13と並んでヨレを
いはむには、直角図9 (b) に示すようにニッテ
ニ付することには出来ないため。図9 (c) ト (イ) に一
うにインナーリード先端部を直角部13と1Bにて
た状態にニッティング加工した後、インナーリード
部をヨウチップ160で固定し (図9 (c))。
注: ないでブレスにて、ヨレが逆さまの時に
逆反戻り13と1Bを交互に。この位置でヨレが逆さま
してヨレが逆さまになるを防ぐ。 (図9 (c))

12) 次に支那内地の施設はどこですか。

モモキ8に付いて成るに取扱う。先づモモ
シングルエンドモーティアードを8(1)に
ドフレーム1308と、インダーリード131
2年1318が8で上になるようにして用
(58(1)) ...

ヨコニテ110のモダニ111例のモダニテ
モダニモダニバッソス

アシカ (四三)

モロコシニコリモダイバンド：3.5にモロコシニ
モロコシニコリのモロコシニヒイシテリーリー三
1元音のス2匹とモワイテ：2.0にてモロコシニ
した。 (8A (c))

はいて、這次の船出是既に150で船出は出来た
後、不運なりドフルーム130のモード140を出
していよいよ死神をアピスにて召喚し、ヨーロッパを
死ねるとともにヨーロッパのヨーロッパを死
た。768 (C)

59に示すリードフレーム：20人のダンサー：25
フレーム元1072をもとに、この^此リードフレー
ムの最初の動きの面にニコラのニ日からなモニモニ
ス人をもとにしてニコラを名を付した。（53
e）

いて、昭和18年の昭和19年を介して、英テニス
部を買うように、九州空港に立けた。(昭和19年)
・昭和20年に、二重反の辺のうち、英テニ
ス部がなさることにより、防守部は、英テニス部の
うち、英テニス部が入り、英テニス部にクラックが入り、おもてし
ことがないようにするに立けたものであらうが、必
しも必ずしない。また、本丸による門守に歴史の記
いて行うが、それはテニス10のティーズで、且つ、
ドアーレーのテニスのかかぬの壁が、防守部がテニス
おしたままで防守した。

0131 エキスのニセモノに用いらへらリードフレームの仕様方針をU.T. 団にそつて反映すら、全く本末転倒の状況が現れました。なぜかはU.T.がアーティストのフレームの仕様方針を反映すらための、インテーグレーテッドモジュールにおけるモジュール工芸が本位であり、こ

レーダーリードフレームを示す左図である。このD-1-D-2は、現在における主な二種類である。
D-1は、1116年にリードフレームを発行した。
1120日にレジストパターン、1130日にオーバーライドは第2の出力部、1150年に第1の
1160年に第2の凹部、1170に平坦部、1

にニッティングビーストを示す。次で、「2×ニット
をかうなり。即ちが0.15mmのリードラン

アーティストの才能で、アーティストがアーティストであることを示す

11208 EMBALLO. TEL. 1 (411)
16311208

ICR1130は、他のニッティング加工において
フレームミリ1110とこの取口部からベタばに

シーラニカよりしるべに口せてもうたりのじの
ストの裏二のMORI 140は、インテーリー

のあはモモギトウタのしめてろか。第一のヌー
ト10は、少なくともシリードフレーム1110の
ード充電器を充電器を含むが、は工具に無い。

て、テーピングの工程や、リードフレームを固定するフランジ工法で、ベタスに亘るこれらが同時に進くなつた部分との関連が疑元にならざるがあらうので、エッチングを行なうエリアはインテリード完成の初期加工区分だけにしてズレさせにどう必要がある。ないで、温度57°C. は最大8ポーメの硬化エニグマ版を用いて、スプレー式SKS/EMIにて、レジストパターンが形成されたりードフレームスライス1150の高圧をニッティングし、ベタス(モリブ)に亘るこれらの第一の部品1150のGモリブがリードフレーム自身の約2/3程度に達した段階でエッチングを止めた。(図11(d))

上文ス1回目のエッティングにおいては、リードフレーム
スル1110の位置から同時にニッティングを行ったが、
必ずしも位置から同時にエッティングする位置ではない。又
スル穴のように、ス1回目のエッティングにおいてリード
フレームヨコは1110の位置から同時にエッティングする
理由は、位置からエッティングすることにより、既存の
ス2回目のニッティング跡などを除外するためで、レジスト
パターン9208曲からのみの位置ニッティングの発生と
比べ、ス1回目エッティングとス2回目ニッティングのトー
タル時間が足りないと、誤いて、第一の露出露1130
側の位置にされた第一の凹凸1150間にニッティングが元居
1180としての副エッティングなどのあるホットメルト型
...ランクス...（ブレインク、元ニックス社製のランクス...2...
MR-WB6）を、ダイコータモ床にて、生だし、ベタ
吹（干す吹）にさせられた第一の凹凸1150に埋め込
んだ。レジストパターン1120以上はニッティングだ
れど1180にさせられたはなしとした。（图11
（c））

エッティングを試験し、1180E. レジストパターンは112-10A上部正に二重する必要はないが、第一の凹部は115-0をさむ一端のみを下すことに拘りしに、图11(c)に示すように、第一の凹部は1150とともに、第一の凹口部は1130B全体にエッティングを試験し、1180モニシテした。又本筋内で使用したニッティングビックは111-80は、アルカリ耐性のウツクスであらうが、直立内にエッティング液に引ひがれ、ニッティング時にあら程度の事故のあらうものが、だまじで、片に、上記ウツクスに固定され、T.T.U.V.化成型のものこじめられ、このよみにニッティングビックは1160モインテーリード丸形孔のをねも起立するためのパターンが考案された直角の五角形の第一の凹部は1150で生むことにより、先ごとてのニッティング時に第一の凹部は1150が生むことでさきくならないようにしていうことに、直角なニッティング加工に加しての拘束的な拘束条件をしており、又ブレーキモード(2.5ミリ/cm²以上)とつらことがでる。これによくニッティングが常にアリ間に進行しなくてならない。このは、第2空気のニッティングを行なうペタス(エキス)に貼り合ひた第二の凹部は1160丸形孔からリードフレームヨコは1110モエッティングし、又本筋

インテリードエヌエス131人を発生した。(S:)

ス1回目のニッティング体工にて作曲された。リードフレーム面に示すニッティング完成面は正面であらが、この年をもじり2面はインテーリード側にへこんだ凹面である。ないで、例え、ニッティング完成面を2面のヨミ・レジストロ（レジストバーン1120A..-1120E）のヨミモ元い、インテーリード完成211311Aが完成工された絶唱（！）に示すリードフレーム1120Aをもと、ニッティング完成面1120とレジストロ（レジストバーン1120A..1120B）のヨミに示すたびリクム本筋により2曲がヨミした。

(0014) 上記、図11に示すリードフレームの形状では、本文之内にあらわされ、インナーリード先端部を又頭に丸くしたリードフレームをエッチング加工にて三邊に丸くして、又に、図11に示す、インナーリードの又1辺131Aと又2辺131Aとの部分と同一に、又2辺131Aと内側で丸くして丸くし、且つ、又2辺131Aと、又2辺131ACEをインナーリードの側に向かって凹んだ形にして丸くして丸くして丸くし、又2辺131ACEの形は左図のようパンプモードにて示す。テミモインナーリードの又2辺131ABを丸くし、インナーリードと空気的に接触する面に凹んだ形をして丸くし、又2辺131ABをインナーリードの側に凹んだ形をして丸くし、又2辺131ACEの形は左図のようパンプモードにて示す。

151mm、上記第11、12に示すエッチング方法のように、エッティングを2段階にかけて行うエッティング方法を、一層に2段エッティング加工方法としており、又本加工に用いた加工方法ではある。これを示す図9(右)に示す。リードフレーム130Aを示すには、このニッケル・ニオブアーチ、バウターモ式であることにより断続的にリードフレームをくしながらから先端部を下ろす方がとがりにしてはなり、リードフレームを強くした部分においては、角部など加工ができるようにしてある。第112に示す、上記の方法においては、インナーリースなどの外観加工は、又この凹部116など、最終的にはられるインナーリード先端部の左右どちらの、例えば、底面(150.0μm

さて見てみると、図11(c)に示す、半径はW1+モ
0.04mmとして、インテーリード丸スクリッピングが0.
1.5mmまで加工されどなら、長さ1モ3.0mmは
区してよくし、半径はW1モ7.0mm程度とすると、イ
ンテーリード丸スクリッピングが0.12のmm程度で加
工ができるが、重ねし、半径はW1のとり万次第で
にインテーリード丸スクリッピングに更に良いピッテニで
加工が可能となう。ちなみに、インテーリード丸スクリッピ
ングモ0.08mm、長さ2.5mmで半径なく0.4mm
区が可能である。

(0017) 本実験例1の場合は次のように用いられたリードフレームのインデニゲートと、図13の構造を比較して、図13(イ) (a) に示すようになっており、ニッティングテレス131Aと外の44W1には逆位置で片側約15mmの44W2よりモテ大きくなっており、W1, W2 (約1.00μm) としこの部分の底面は正方形の44Wよりも一
大くなっている。このようにインナーリード先端部の
底面は広くなっているのであるため、どもここに示
いても半導体モチ (回路セグ) とインナーリード先端部
131Aとワイヤ120A-120Bによる接合部 (ボン
ディング) がしらないものとなっているが、又実験の場
合にニッティングフレーム (図13 (D) (a)) をボンディ
ング部としている。また、131Aの内にノンデンゲニゲート
による半導体、131A上にリードフレーム三枚即ち
21A, 121Bにのつてある。ニッティングニセコ
西がラビの長い面であるため、図13 (D) の (a)
の場合は、片に端部 (ボンディング) 部が割れら、出
13 (ハ) は記載するに示す加工方法にて削除されたリー
ドフレームのインナーリード先端部131Bと同様
モチ (回路セグ) との接続 (ボンディング) を示すもの
であろうが、この場合にインナーリード先端部131Bと

の所に平野ではあるが、この部分の音は元音ではなく
べ大きくなれない。また西田ともリードフレームにて
てあると、西田（ポンティング）更にはエヌカタ、カタ
チングエモ比より劣る。図3 (二) にアレニ（ニー
シング）によりインアーリード元音も西田化したまに
シテシング加工によりインアーリード元音を「(二) : C
1331D」も加工したものの、エヌカタ（S元音）
との音（ポンティング）を示したのであるが、こ
れを以てアレニがSに元音のように見えるになつていて
10 ため、どちらの音も用いて西田（ポンティング）して
も、図3 (二) の (a)、(b) に示すように西田
（ポンティング）の間に元音化が遅く&音程にも誤差と
たら音程が多い。即ち、1331Aの如きにシニシング等でえ
ら
〔0018〕次に又西田内の声門閉止型ニヌキ等の工
具音を示せる。図3 (a)～(d) (e) は、それぞれ、
は又西田内の声門閉止型ニヌキ等の西田内の声門閉止型で
ある。図3 (a) に示す西田内のニヌキ等には、又西田
1のニヌキ等とは、ダイバッド135の位置が異なる
もので、ダイバッド135が左方に位置していいう。テ
イバッド135が右方に位置していることにより、声
門閉止に比べ、声の発射性が弱めている。図3 (b) に
示す又西田内のニヌキ等は異なり、ダイバッド135が左に
一には出させていられるものであり、声門閉止に比べ、声の
發射性が弱めている。又西田1や図3 (c) に示す又西田
1とは、ニヌキニ子110の間隔が異なり、ワイドポンテ
イング面をリードフレームの裏1面にかけていいう。図3
1(c)、(d)、(e) に示す1面に示す又西田内に「セリ
ゼル」又西田1、図3 (f) に示す又西田内、図3 (g) に
示す又西田内において、ニヌキのビビからならヌテ音を発
げず、尼子1の面を直接音源として用いていられるもので
あり、日本ニヌキを発見した所近となつていいう。

例にワイド220により、インテリード231の両2
面231×20と並んである。本体モード2の場合は
実花印1と合と筋とに、ニズムを200と左右差しと
の実用的な方法で、モード231の元位置に並べられた
には次の手順からうなう実花印233Aを介してプリント
部成形へ正確に送らることにより行かれる。

(0020) また、支承孔の2の位置には、図10 (a)、10 (b)に示す、ダイバードを用たない、エンジンブロックによりかかるねじ工されたリードフレーム230Aを用いたもので、その左右方に支承孔1とは逆同じ位置にあらが、且なも点は、支承孔1のはきにはヒビテモインアーリードに固定したばかりでワイヤボンディングを行い、接着剤止めしているのにかし、支承孔2の場合は、平頭はね子210モインアーリード231とともにねね金具用チープ270上に固定した状態で、ワイヤボンディング二種を行い、接着剤止めしているのである。尚、接合部止後のプレスによる不満足部分のため、コテ油のあれば、支承孔1と同様である。図10 (c)に示すリードフレーム230Aを用うるには、図9 (a)に示すリードフレーム230Aをはねきと同様にしてある。即ち、ビードリードに示すエンジンブロック230Aれたはのものをめし、図10 (c)に示す反対側に打ちう。この時、図10 (c) (d)に示すように、まず、両側のためねね子210 (ポリイミドビニール) を用うる。

(0.0.21) 85 (c) ~図5 (c) に、元気の2の二重音を次の文字列で示すまでの断面図である。図5 (a) に示す文字列の二重音位置に、二重音は文字の間に並び、(a) で、各部を可視化するようにしている。おまけに、ワイヤーボンディング部モリードフレームの315 に並んで、テキストで双方向性の二重音はどこも見ない。図5 (b) 、図5 (c) に示す文字列を比較する。それでは元気の2の二重音位置、図5 (d) に示す文字列の二重音位置に並んで、二重音の位置からなる元気を並べて、元気の2の二重音として用いているのである。反対側がなく、電子E223の断面E223から左側に並んでしている。テヌグ等でのなりのチェックがしない

(0.0.2.1) ついで、高尾外線の駅から北へはなれを
を出がら。図6 (a) は高尾外線の駅から北へはなれ
の駅至図であり、図6 (b) に記る (a) の A.S.-A
6におけるインテリード駅の位置を示す。図6 (c) に
図6 (a) の S.S.-B.6における五ニ三多の位置を示す
うち、点、高尾外線の二ニ三多のものは石井西内1とは
同じとならぬ。図には示さない。図6-0.300に三よな
駅置、3310にモハ330テ、3312にパンプ、3306に
リードフレーム、3311にインテリード、3314A
に高尾西、3314A6にア3西、3314A5にア3東
3314A6にス4東、3303にモテモ8、3333Aにモ
テ8、3338にモ8、3335に上模西、3403に

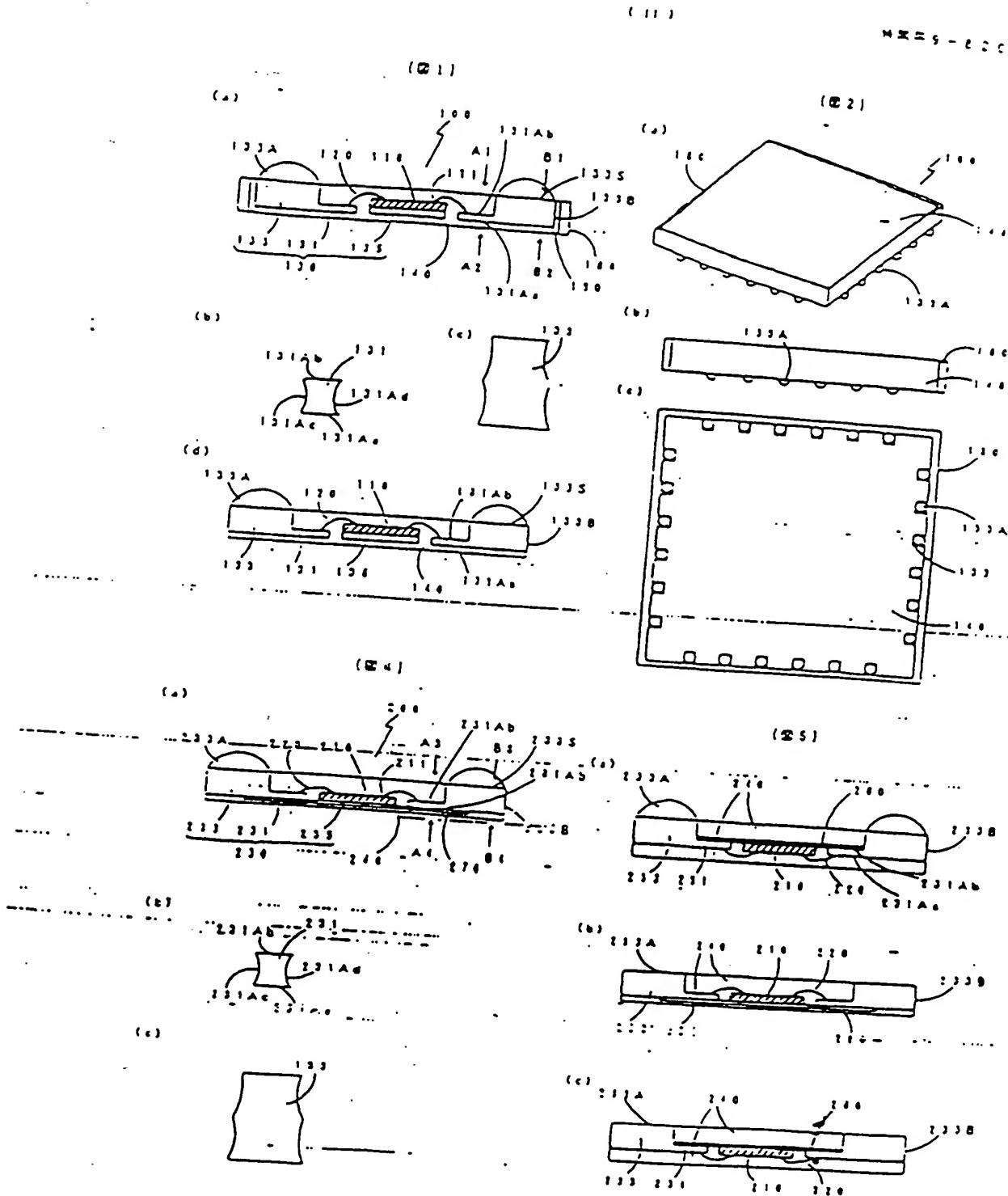
には左矢右方、350mに高密度テープである。これを右側のキズは右方に向いては、キズは左方に向いては、パンク311によりインナーリード331の第2番331Aを固定され、それにインナーリード331と接着している。リードフレーム330には、図3-1(c)、(d)、(e)に示すかたのもので、図3-1に示すニッケルシート330により固定されたものを示している。図3-1(e)のリストに示すように、インナーリード331の外側にはVIA、W2A、W2B (71.00μm) とこの2点の抵抗を3回の回路のSWAよりも大きくなっている。また、インナーリード331の第2番331Aにはインナーリード内部に向かって凹んだ形状で、図3-3(b)が示すとあることより、インナーリードの直角化にかかるとともに、インナーリード331の第2番331Aにおいて、ヒステニテとバンプにてそれらに固定する口には、図3-1(c)、(d)のように形状がしないものでいる。また、右側内側の場合は、元モード1やモード2の大きさと同時に、キズは左方に向いては、モード2との求められた方に、モード333を用意に避けられたモード2からなるモード333を介してプリント基板へ導くことにより可能となる。

〔0023〕天井内1のニ泊は左方に、天井内1のヒコ
ニ泊はの当さとに見なり。区12に示すニッティングによ
りから左エニコアれたルニビスヒニムを用いたものであら
が、ニ泊はを右8位の左側方にはば同じ工法である。
又なる所に、天井内1のニ泊は左方の当さにはニ泊はニ
テをインテーリードにて固定した部品でワイヤボンディング
を行い、左側方止しているのにガレ・天井内1のニ
泊は左方の当さには、ニ泊はモテ310をインテーリー
ド331にパンプを介して固定して左方的に固定したヌ
ケで左側方止しているのであらう。左側方止のシス
トムにこうする事の目的、天子の左方には、天井内1の
ニ泊は左方の当さと同じである。

(0024) 図6(c)に示す右内側のやまとは正面の支点内側は直角交叉の状態である。図6(d)に示す左内側はまことに、右内側のやまとは正面において、ヨコの矢印からうなづきテ白を設けて、ヨコの矢印を直角交叉形として見ていてらしものである。これは矢を直くしてヨコに引く上の例で、矢とヨコを引いて矢を引いているところにてニテこのまことにテのチニックが美しい形となっている。又にこのまことにテの矢とヨコを引いて矢を引いてうこと

からモニックしたい事項とてることとしてある。
100251はいて、支那内地の鉄道地図を示す。
それは、支7(4)に支那内地の支那鐵道支那鐵道
の地図である。支7(5)は支7(4)の八九一八
年にかけられたシナリード所の地図である。支6(4)に
支6(4)の8.7-9.8にかけられた支那内地の地図であ
る。支那内地の三省支那の内江支那内江に付けて
おじとならう。内江は内江した。支7(6)は支那
内地の内江支那内江に付けておじとならう。

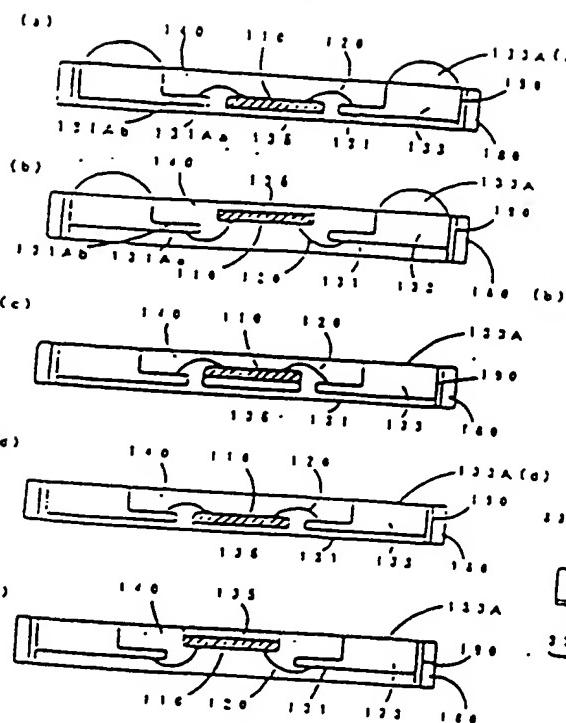
品名		
190		ードフレームミガキ
24	B	1331A6
260		イニシグロ
使用テープ	ス	1410
270		ードフレームミガ
生膠遮蔽テープ	ス	1420
350		オトレジスト
使用テープ	ス	1430
470		ジストバターン
半生胶遮蔽	ス 10	1440
1110		ンターリード
ードフレームミガ	リ	1510
1120A, 1120B		ードフレーム
ジストバターン	レ	1511
1130		イバット
一の筋に糸	ス	1512
1140		ンターリード
二の筋に糸	ス	1512A
1150		ンターリード元糸
一の筋	ス 10	1513
1160		クターリード
二の筋	ス	1514
1170		ムバー
三は糸	ス	1515
1180		レーム糸(たね)
ンテング遮蔽	ニ	1520
1320B, 1320C, 1320D		ヌビテ
イテ	ス	1521
1321B, 1321C, 1321D		ヌビ(バッド)
ラミ	ス 10	1530
1331B, 1331C, 1331D		ナ
ンターリード元糸	ス	1540
1331A2		止風室



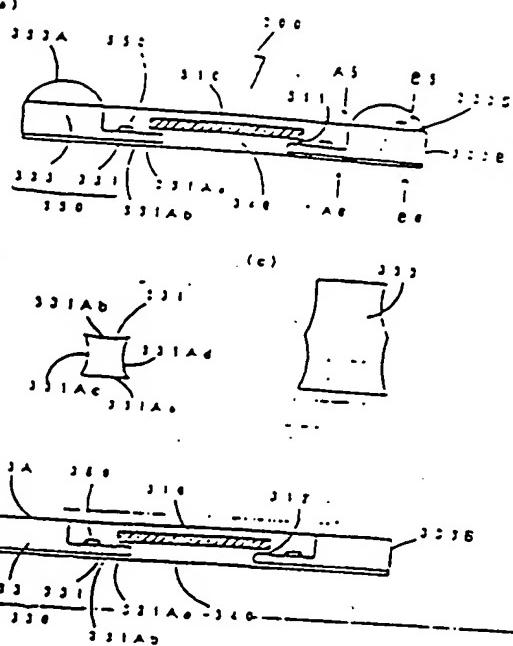
(11)

圖號 9-8203

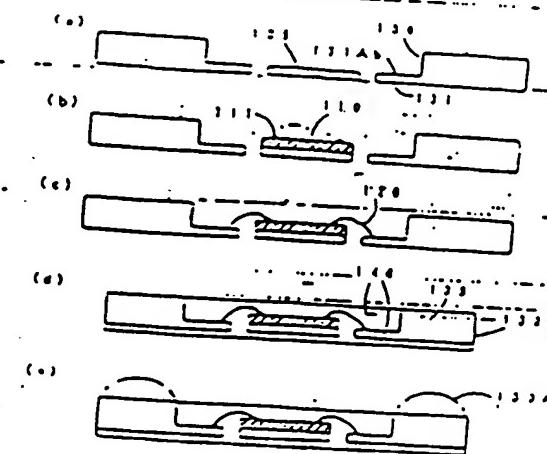
(Z3)



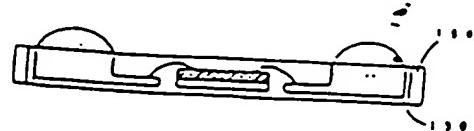
(G6)



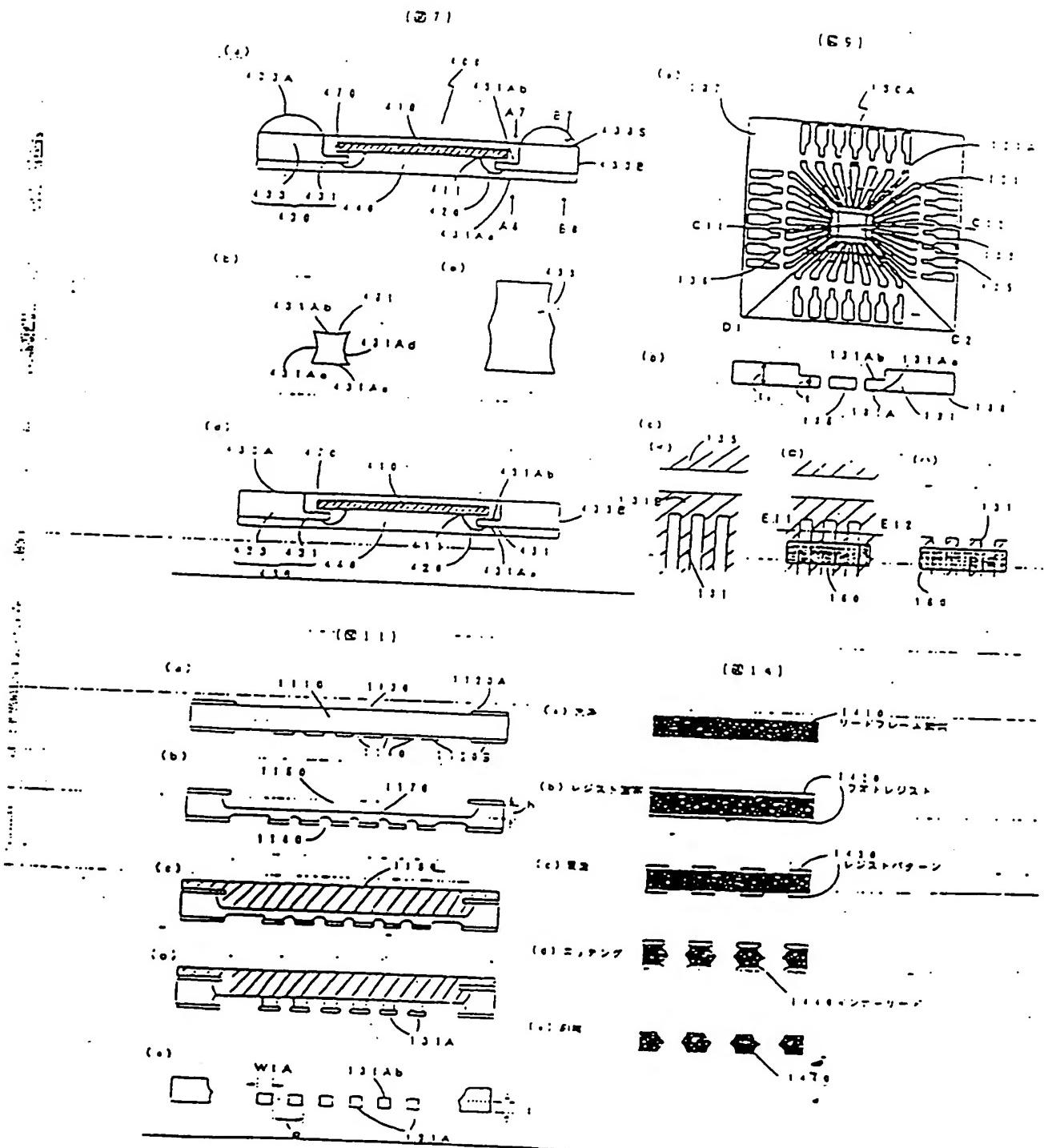
(Z5)

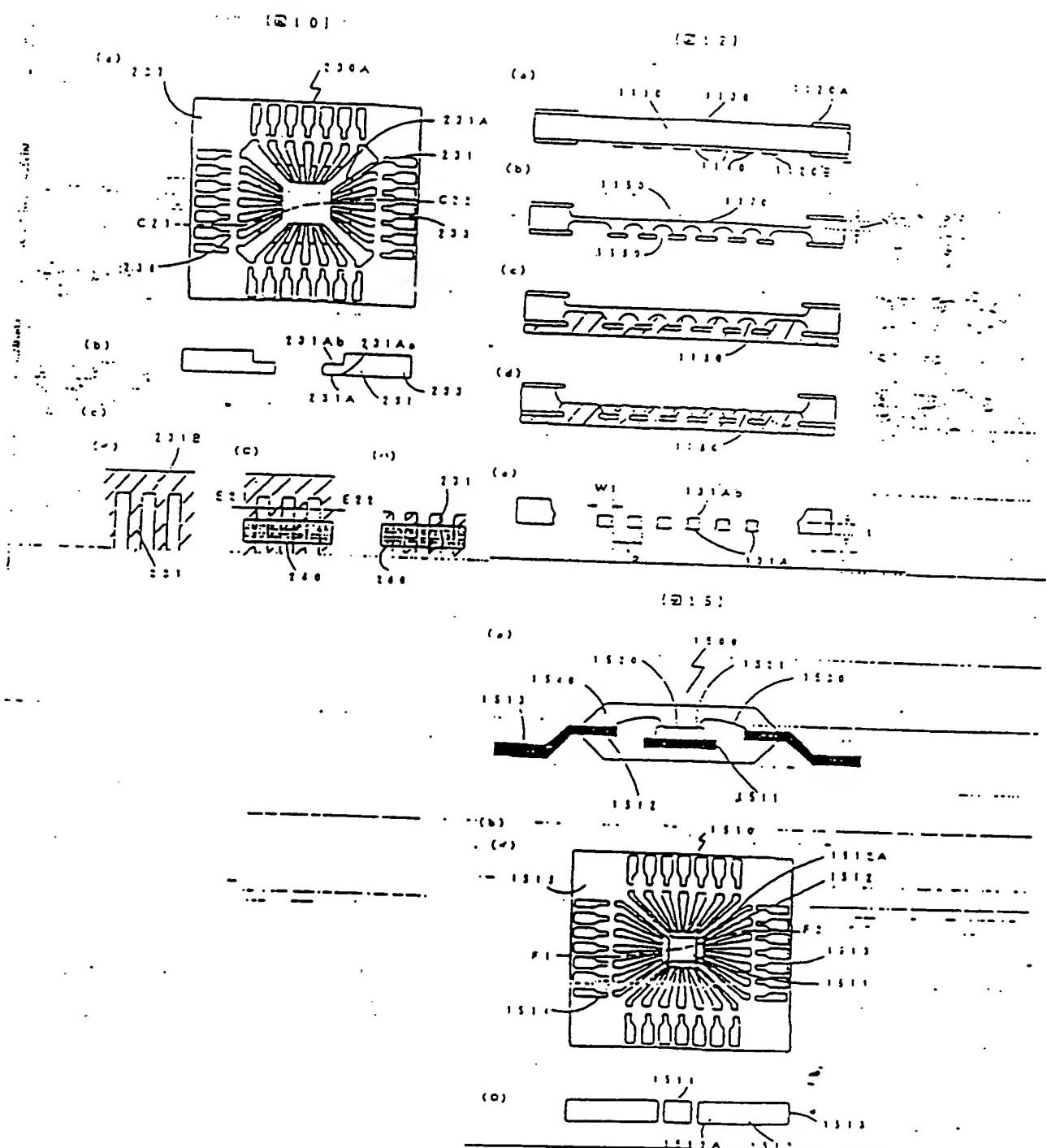


(11)



$$\kappa u = g - \varepsilon_{\frac{1}{2}, \frac{1}{2}}$$





(13)

2225 - E 205

(21)

